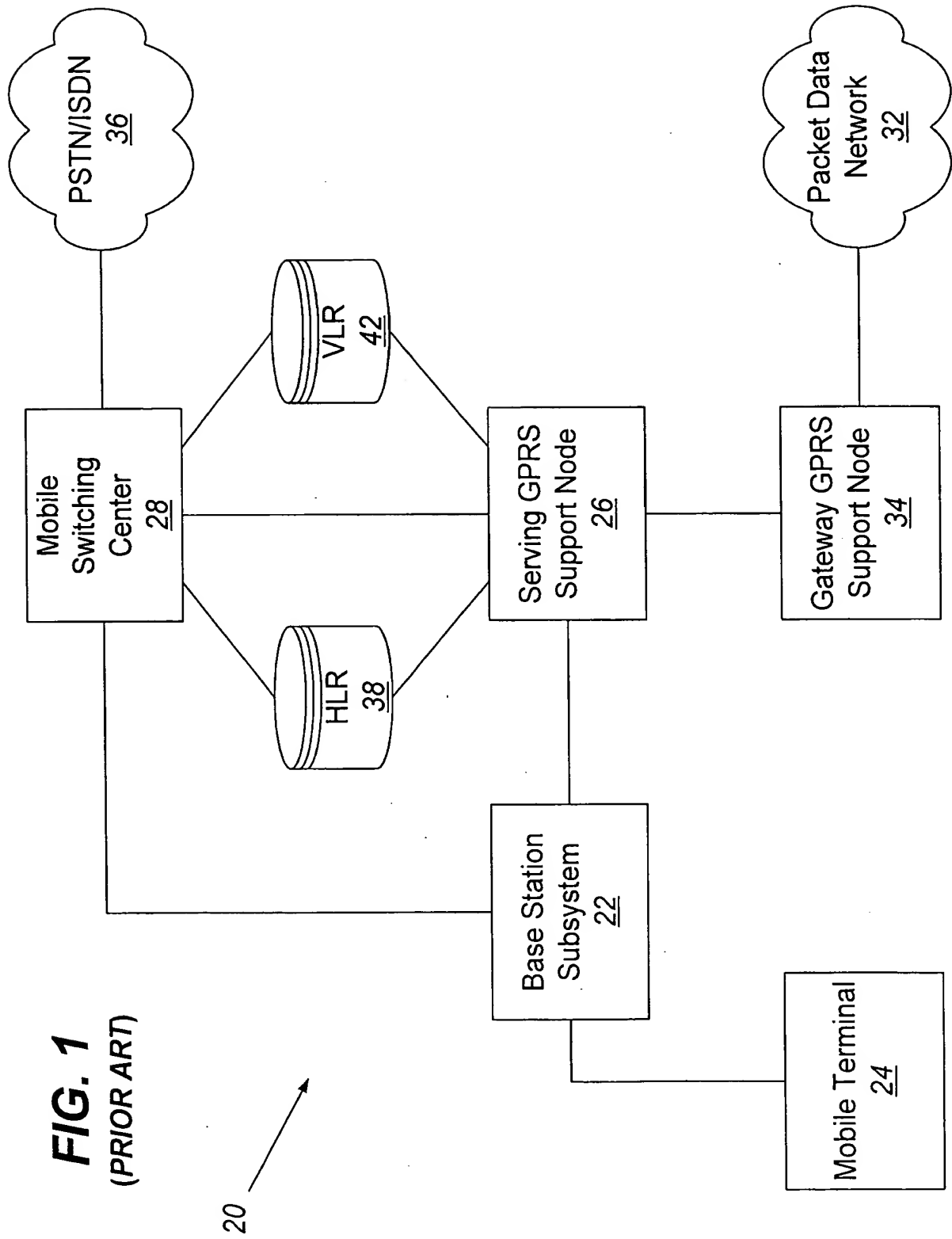
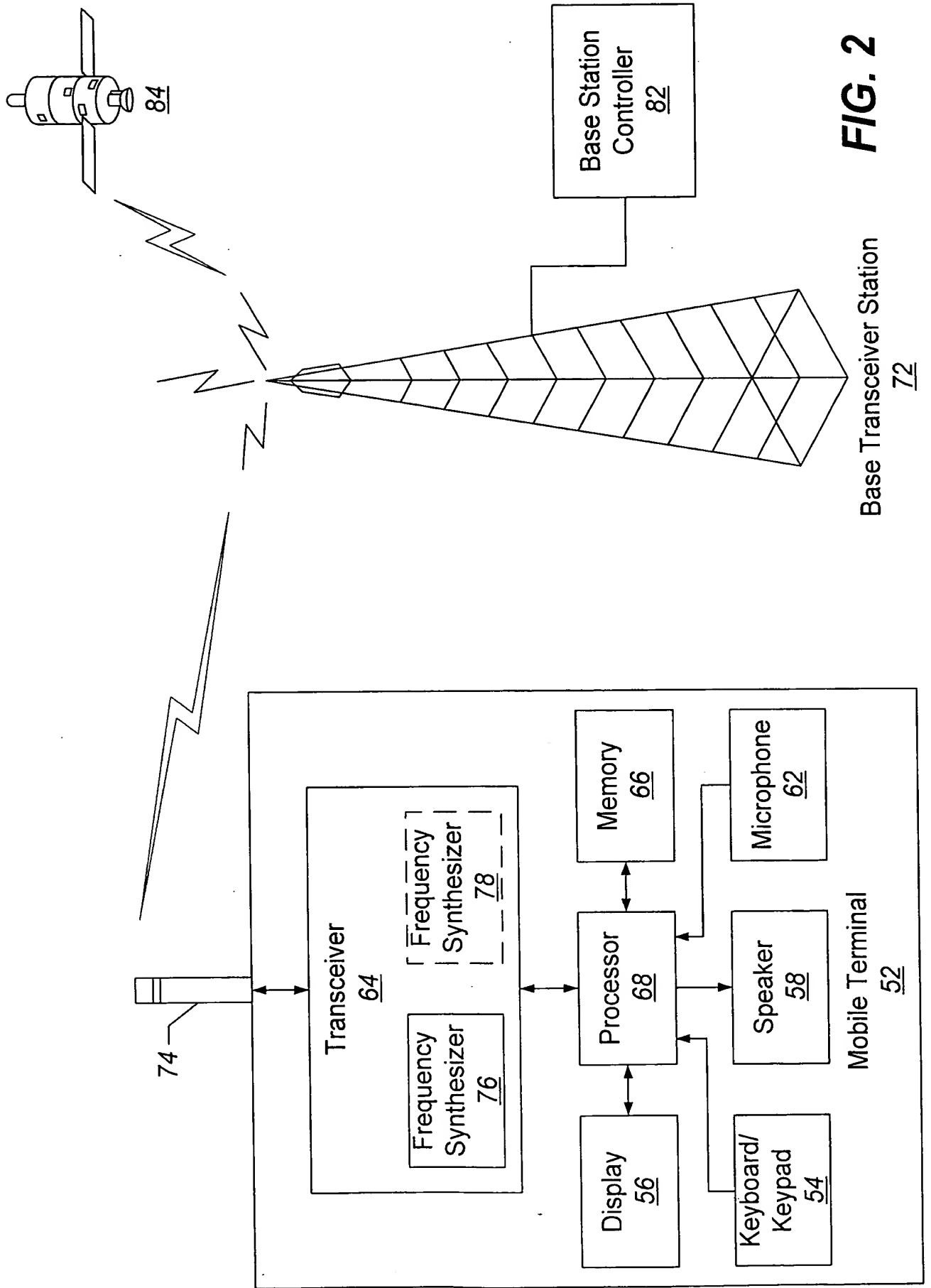


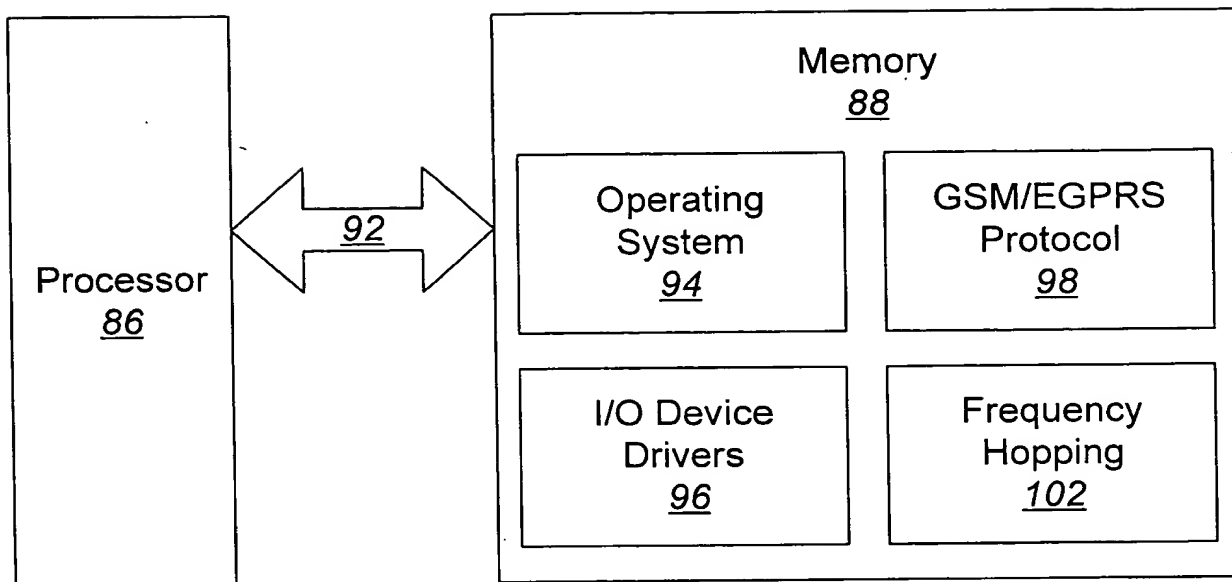
**FIG. 1**  
(PRIOR ART)



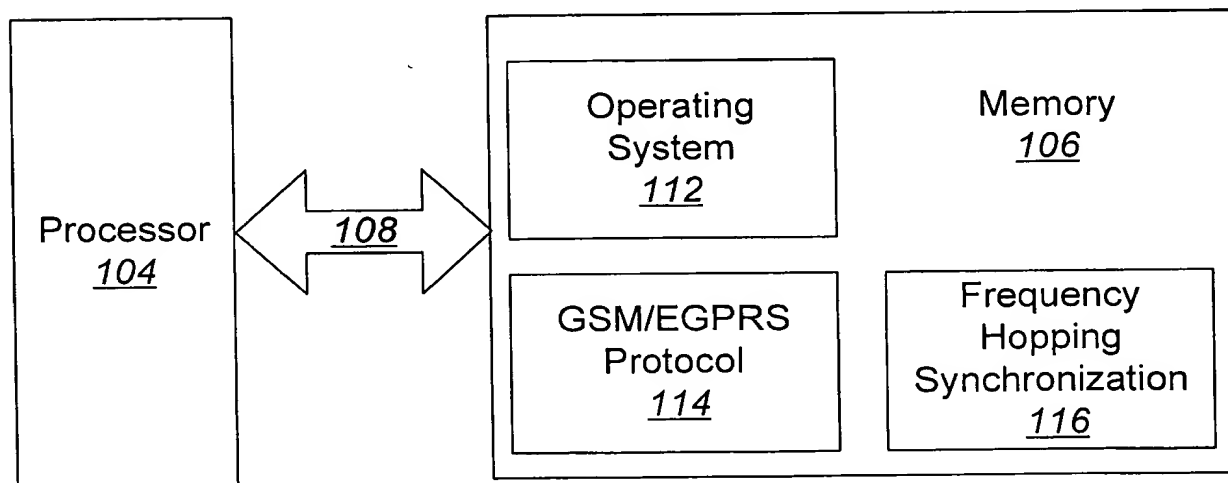


**FIG. 2**

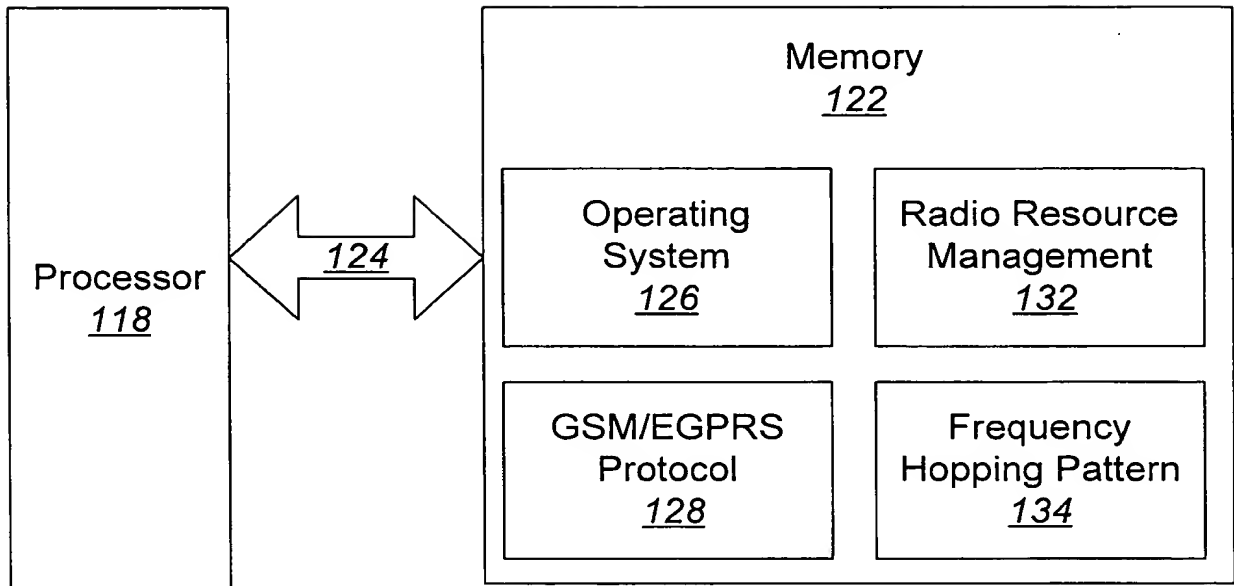
Base Transceiver Station  
72



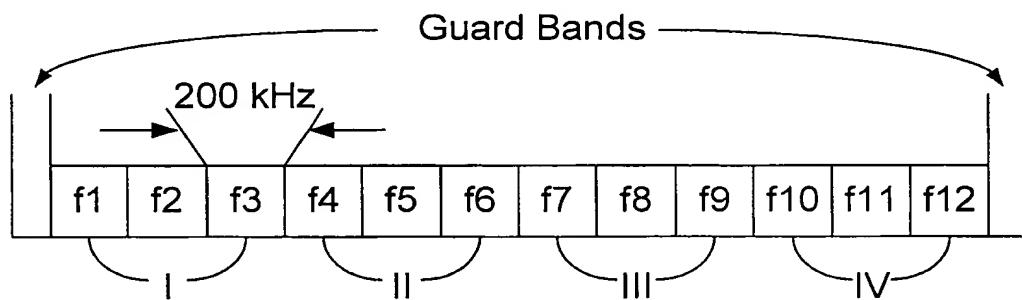
**FIG. 3**



**FIG. 4**



**FIG. 5**



**FIG. 6**



		<u>RLC Block</u>				<u>RLC Block</u>			
		0	1	2	3	0	1	2	3
Slot	Frame	0	1	2	3	4	5	6	7
		0	1	2	3	4	5	6	7
0		f1	f1	f1	f1	f1	f1	f1	f1
1		f1	f4	f7	f10	f1	f4	f7	f10
2		f1	f4	f7	f10	f1	f4	f7	f10
3		f1	f4	f7	f10	f1	f4	f7	f10
4		f1	f4	f7	f10	f1	f4	f7	f10
5		f1	f4	f7	f10	f1	f4	f7	f10
6		f1	f4	f7	f10	f1	f4	f7	f10
7		f1	f4	f7	f10	f1	f4	f7	f10

Cell A

**FIG. 8A**

		<u>RLC Block</u>				<u>RLC Block</u>			
		0	1	2	3	0	1	2	3
Slot	Frame	0	1	2	3	4	5	6	7
		0	1	2	3	4	5	6	7
0		f4	f4	f4	f4	f4	f4	f4	f4
1		f4	f7	f10	f1	f4	f7	f10	f1
2		f4	f7	f10	f1	f4	f7	f10	f1
3		f4	f7	f10	f1	f4	f7	f10	f1
4		f4	f7	f10	f1	f4	f7	f10	f1
5		f4	f7	f10	f1	f4	f7	f10	f1
6		f4	f7	f10	f1	f4	f7	f10	f1
7		f4	f7	f10	f1	f4	f7	f10	f1

Cell B

**FIG. 8B**

		<u>RLC Block</u>				<u>RLC Block</u>			
		0	1	2	3	0	1	2	3
Slot	Frame	0	1	2	3	4	5	6	7
		0	1	2	3	4	5	6	7
0		f7	f7	f7	f7	f7	f7	f7	f7
1		f7	f10	f1	f4	f7	f10	f1	f4
2		f7	f10	f1	f4	f7	f10	f1	f4
3		f7	f10	f1	f4	f7	f10	f1	f4
4		f7	f10	f1	f4	f7	f10	f1	f4
5		f7	f10	f1	f4	f7	f10	f1	f4
6		f7	f10	f1	f4	f7	f10	f1	f4
7		f7	f10	f1	f4	f7	f10	f1	f4

Cell C

**FIG. 8C**

		<u>RLC Block</u>				<u>RLC Block</u>			
		0	1	2	3	0	1	2	3
Slot	Frame	0	1	2	3	4	5	6	7
		0	1	2	3	4	5	6	7
0		f10	f10	f10	f10	f10	f10	f10	f10
1		f10				f10			
2		f10	f1	f4	f7	f10	f1	f4	f7
3		f10	f1	f4	f7	f10	f1	f4	f7
4		f10	f1	f4	f7	f10	f1	f4	f7
5		f10	f1	f4	f7	f10	f1	f4	f7
6		f10	f1	f4	f7	f10	f1	f4	f7
7		f10				f10			f7

Cell D

**FIG. 8D**

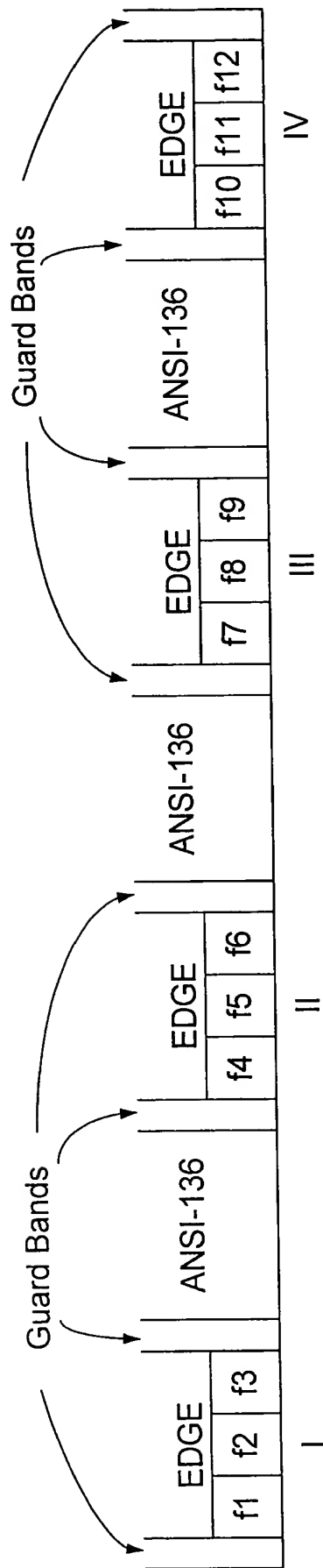


FIG. 9

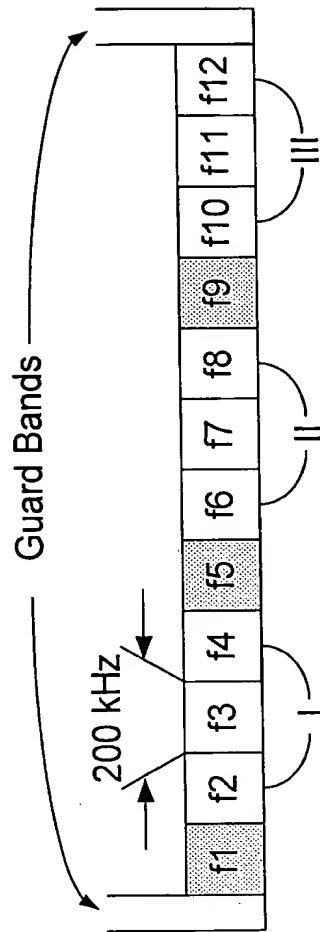
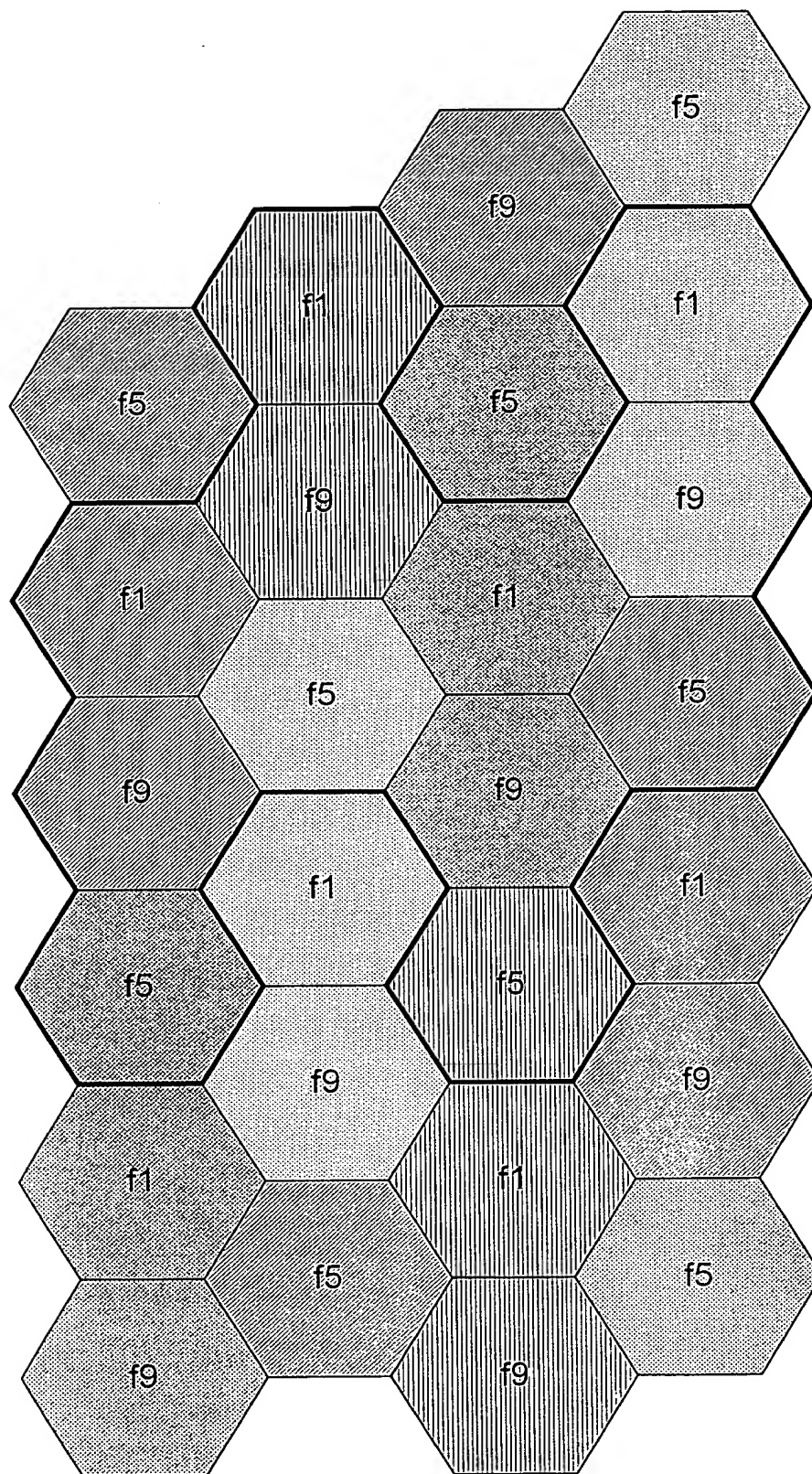


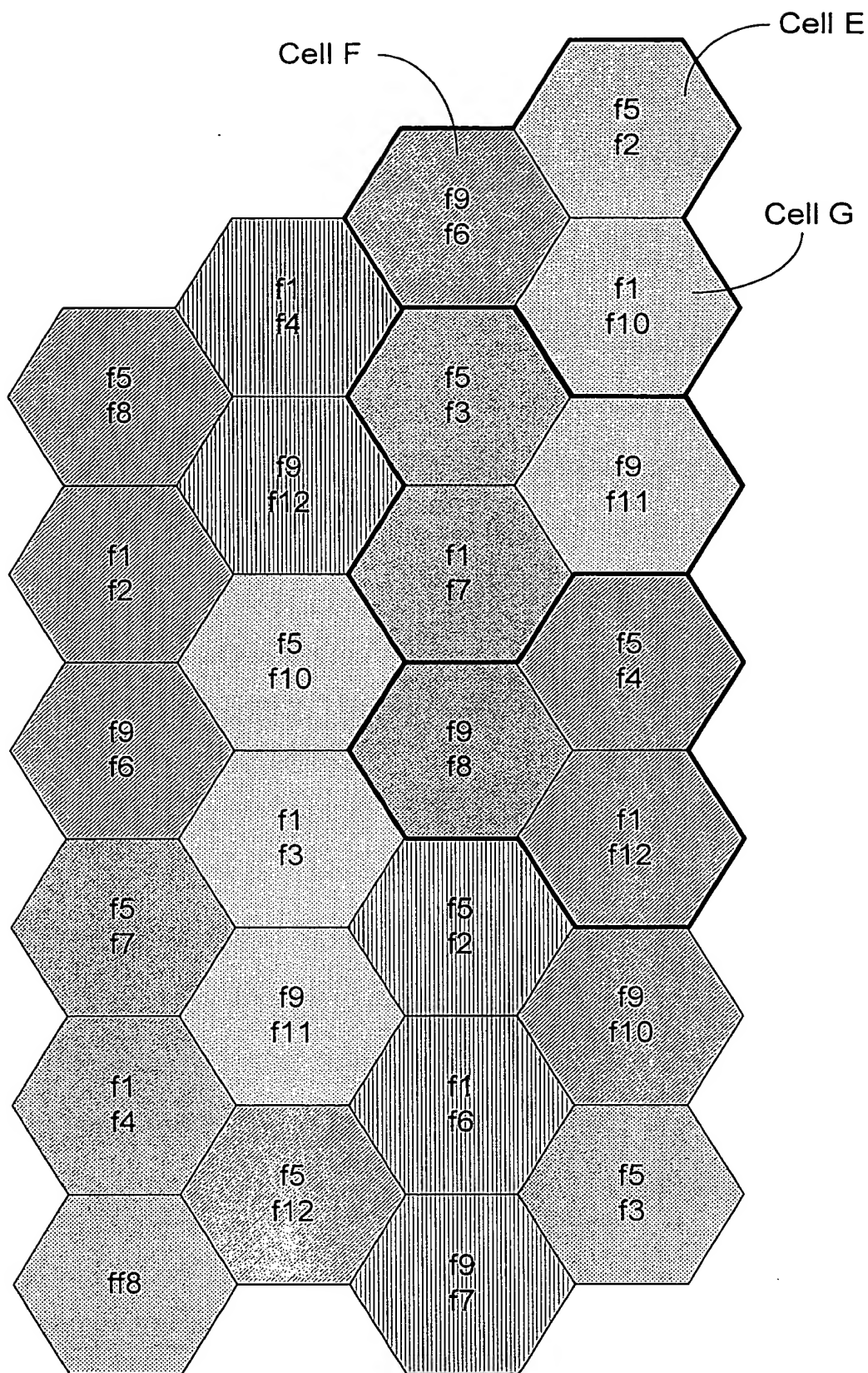
FIG. 10



FIG. 11



**FIG. 11**



**FIG. 12**

		<u>RLC Block</u>				<u>RLC Block</u>			
		0	1	2	3	0	1	2	3
Slot	Frame	0	1	2	3	4	5	6	7
		0	1	2	3	4	5	6	7
0		f2	f6	f10	f2	f6	f10	f2	f6
1		f2	f6	f10	f2	f6	f10	f2	f6
2		f2	f6	f10	f2	f6	f10	f2	f6
3		f2	f6	f10	f2	f6	f10	f2	f6
4		f2	f6	f10	f2	f6	f10	f2	f6
5		f2	f6	f10	f2	f6	f10	f2	f6
6		f2	f6	f10	f2	f6	f10	f2	f6
7		f2	f6	f10	f2	f6	f10	f2	f6

Cell E

**FIG. 13A**

		<u>RLC Block</u>				<u>RLC Block</u>			
		0	1	2	3	0	1	2	3
Slot	Frame	0	1	2	3	4	5	6	7
		0	1	2	3	4	5	6	7
0		f6	f10	f2	f6	f10	f2	f6	f10
1		f6	f10	f2	f6	f10	f2	f6	f10
2		f6	f10	f2	f6	f10	f2	f6	f10
3		f6	f10	f2	f6	f10	f2	f6	f10
4		f6	f10	f2	f6	f10	f2	f6	f10
5		f6	f10	f2	f6	f10	f2	f6	f10
6		f6	f10	f2	f6	f10	f2	f6	f10
7		f6	f10	f2	f6	f10	f2	f6	f10

Cell F

**FIG. 13B**

		<u>RLC Block</u>				<u>RLC Block</u>			
		0	1	2	3	0	1	2	3
Slot	Frame	0	1	2	3	4	5	6	7
		0	1	2	3	4	5	6	7
0		f10	f2	f6	f10	f2	f6	f10	f2
1		f10	f2	f6	f10	f2	f6	f10	f2
2		f10	f2	f6	f10	f2	f6	f10	f2
3		f10	f2	f6	f10	f2	f6	f10	f2
4		f10	f2	f6	f10	f2	f6	f10	f2
5		f10	f2	f6	f10	f2	f6	f10	f2
6		f10	f2	f6	f10	f2	f6	f10	f2
7		f10	f2	f6	f10	f2	f6	f10	f2

Cell G

**FIG. 13C**